

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-106017

(43)Date of publication of application : 24.04.1989

(51)Int.Cl.

G02F 1/133
G02F 1/133
G09G 3/36

(21)Application number : 62-264556

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 20.10.1987

(72)Inventor : WADA KEIJI

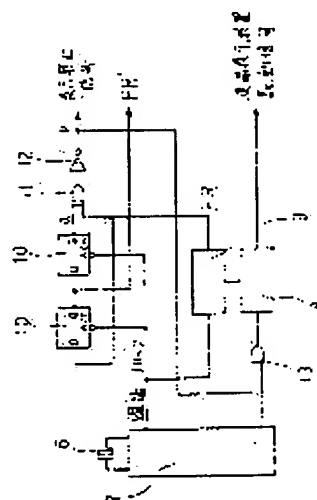
IKEDA MINORU

(54) DRIVING METHOD FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To eliminate irregularity in cost by inhibiting selection pulses for a scanning waveform in periods before and after the polarity of a liquid crystal driving voltage is inverted.

CONSTITUTION: A polarity switching circuit 9 generates a signal for switching the polarity of the liquid crystal driving voltage with a signal from a driving signal generating circuit 8, synchronizes with a delay clock, and outputs the signal as a signal FR. The signal FR is delayed by a delay clock period through a flip-flop 10 to generate a driving voltage switching signal FR'. Further, a display inhibiting signal for a period of two cycles of the delay clock is generated by the flip-flop 10, an exclusive OR 11, a NOT circuit 12 after the polarity of the signal FR is switched and a frequency division signal inputted to the driving signal generating circuit 8 is inhibited by an AND circuit 13 in the period to stop driving signal generating operation. The display inhibiting signal is inputted to a scanning electrode driving IC and then all scanning outputs have a waveform of nonselection. Consequently, the irregularity in contrast is eliminated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

平1-106017

⑤ Int. Cl.⁴

識別記号

庁内整理番号

④ 公開 平成1年(1989)4月24日

G 02 F 1/133

3 3 1
3 3 7

8708-2H

8708-2H

G 09 G 3/36

8621-5C

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 液晶表示装置の駆動方法

⑯ 特 願 昭62-264556

⑰ 出 願 昭62(1987)10月20日

⑱ 発 明 者 和 田 啓 志 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑱ 発 明 者 池 田 稔 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑳ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

液晶表示装置の駆動方法

2. 特許請求の範囲

1.) 走査電極と信号電極が一对の基板の内面に交差するように形成され、前記基板間に配向した液晶を挟持し、前記走査電極と前記信号電極の対向する部分が表示画素となる液晶表示装置において、一画面を表示する時間内に少なくとも1回以上、前記走査電極及び信号電極に印加する電圧(以下液晶駆動電圧と呼ぶ)の極性を反転させ、かつ、その極性を反転させる前後の期間に前記走査電極に印加する走査波形の選択パルスを送けなことを特徴とする液晶表示装置の駆動方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、液晶表示装置の駆動方法に関する。

(従来技術)

近年液晶表示装置の発展は著しく、その特徴を活かしてポータブルコンピューター用表示あるいはワードプロセッサ用表示等の大型画面の表示装置として広く使用されている。そのために時分割度が100(1/100 duty駆動)以上でコントラストが良く、さらにコントラストむらの生じない液晶装置が求められている。

ドットマトリックス方式の液晶表示装置をマルチプレックス駆動した場合に表示ベタートの相違により、波形の周波数分布が一様でないため、表示コントラストむらが生じていた。そのために従来は、例えば特開昭61-138990のように走査ラインに印加される走査波形が走査ライン数n本おきに極性を反転するような駆動方法(以後、この駆動方法をライン反転と呼ぶ)が用いられていた。

(発明が解決しようとする問題点)

前記のように、従来技術(ライン反転)では、表示ベタートの相違による印加波形の周波数分布

が一樣でないために生じたコントラストムラは消すことができる。しかしここで別の問題が生じてくる。第5図に7ライン反転駆動をした場合に液晶に印加される波形を示す。同図は全部の画素が選択状態であり、選択パルスとライン反転とのタイミングを示している。また破線は理想的な波形であるが、実際は実線で示したようになっている。この7ライン反転では選択パルスとライン反転の反転との関係はAからGの7種類があり、そのときの、各波形での実効電圧を比べると、B、C、D、E、F、は同じ、GはB、C、D、E、Fよりも実効電圧が低く、AはGよりもさらに実効電圧が低くなっている。そのためにAあるいはGの波形が印加されている部分と、その他の波形が印加されている部分とではコントラストが異なってしまう。

これを走査ラインを100、フレーム周波数を60Hzの条件で駆動した場合の波形Aの印加されるラインを第6図に示す。第6図の、縦軸は走査ラインを示し、横軸は画面(フレーム)数であ

る。今、 n フレーム目のとき8番目の走査ラインに波形Aが印加されたとすると $7 \times m + 1$ 番目の走査ラインにも波形Aが印加されることになる。次の $n+1$ フレーム目では $7 \times m + 6$ 番目の走査ラインに波形Aが、さらに $n+2$ フレーム目では $7 \times m + 4$ 番目の走査ラインに波形Aが印加されることになる。このようにフレームごとに波形Aが印加されている走査ラインが移動するために、他の部分とコントラストの異なる走査ラインが移動して見える。ここで n フレーム目に99番目の走査ラインに印加されている波形Aにより見えているコントラストむらがフレームの変化(時間の経過)によりどのように移動していくかを第7図に示した。 n フレーム目に99番目の走査ラインに見えていたコントラストむらは、 $n+1$ フレーム目では、97番目の走査ライン、 $n+2$ フレーム目では95番目の走査ラインと移動していき、 $n+80$ フレーム目(1秒後)では79番目の走査ラインに移動している。つまり約 $\frac{5}{8}$ 秒でコントラストむらが画面の下から上に移動するように見

える。これが走査ライン7本ごとに現われているので、画面を多数の横線が移動するように見え、表示としては見ずらいものとなる。

また、ライン反転数を7以外にした場合には、その反転数によりコントラストむらの移動する方向やその速さ異なって見えたり、あるいは同じ走査ライン上に留って見えたり、さらにフレーム周波数を変化させた場合には、コントラストむらの移動する速さが異なる。

ここまでは、すべての画素が選択状態であった場合について述べてきたが、通常の使用による表示を行なっている場合にも同様のことがいえる。

(問題点を解決するための手段)

本発明は、走査電極と信号電極が一对の基板の内面に交差するように形成され、前記基板間に配向した液晶を挟持し、前記走査電極と前記信号電極の対向する部分が表示画素となる液晶表示装置において、一面面を表示する時間内に少なくとも1回以上液晶駆動電圧の極性を反転させ、かつ、その反転させる前後の期間に前記走査電極に印加

する波形の選択パルスを設けないことにより前記の問題を解決したものである。

(実施例)

第1図は本発明の実施例の構成図であって、1は従来の液晶表示装置であり、液晶パネル2と液晶パネル2の走査電極を駆動する集積回路(以下走査電極駆動IC)3、信号電極を駆動する集積回路(以下信号電極駆動IC)4からなり、5は表示信号を走査電極駆動IC3と信号電極駆動IC4を駆動できる信号(以下液晶表示装置駆動信号)に変える変換回路である。

このように構成された液晶表示装置1は表示信号、制御信号が変換回路5によって液晶表示装置駆動信号に変換され、表示が行なわれる。

第2図は実施例の変換回路5の回路例の構成図であり、6は水晶発振子、7は分周回路、8は駆動信号作成回路、9は極性切換回路で、水晶発振子6の発振によるクロックを分周回路7により分周し、複数の分周信号により駆動信号作成回路8で液晶表示装置駆動信号を作っている。また、駆

動信号作成回路8からの信号で液晶駆動電圧の極性を切り換える信号を作り遅延クロックで同期をとってFRとして出力している。FRはフリップフロップ10を遅延することにより遅延クロック同期 t 。だけ遅らし、本発明の駆動電圧切換信号FR'を作っている。また、FRの極性の切り換わった後、遅延クロックの2周期の期間 $2t$ 。の表示禁止信号をフリップフロップ10、排他的論理和11、ノット回路12により作っており、その期間は駆動信号作成回路8に入力される分周信号をアンド回路13で禁止し、駆動信号作成作業を停止させている。表示禁止信号を走査電極駆動ICに入力することにより、すべての走査出力を非選択の波形にすることができる。

このように表示禁止信号、FR'、液晶表示装置駆動信号により液晶駆動電圧の極性を反転させる前後の走査電極に印加する走査波形は第3図に示すように、極性を反転させる前後 t 。間は走査波形の選択期間を禁止することができる。

第4図に従来の液晶駆動電圧の極性を反転させ

る前後の走査波形を示す。

(発明の効果)

以上、述べたように本発明によれば、液晶駆動電圧の極性を反転させる前後の期間に走査波形の選択パルスを禁止しているため、第5図に示すA及びGの波形は存在せず走査波形のなまりによる突効値の変化をなくすることができる。従ってコントラストむらをなくことができ、表示品質を大幅に改善できる。

4. 図面の簡単な説明

第1図は、本発明の液晶表示装置の駆動方法により駆動される液晶表示装置の一般的な構成を示した図。

- 1…液晶表示装置
- 2…液晶パネル
- 3…走査電極駆動IC
- 4…信号電極駆動IC
- 5…表示信号交換回路

第2図は、本発明の実施例に用いた交換回路の

構成図。

- 6…水晶発振子
- 7…分周回路
- 8…駆動信号作成回路
- 9…極性切換回路
- 10…フリップフロップ
- 11…排他的論理和
- 12…ノット回路

第3図は、本発明の実施例の走査波形を示した図。

第4図は、従来の走査波形を示した図。

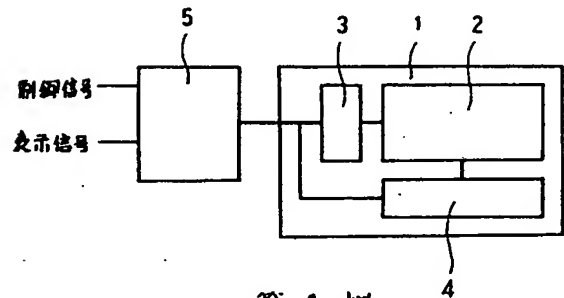
第5図(a)(b)は、液晶表示装置の従来の駆動波形を示した図。

第6図は、従来の駆動波形において、画面ごとに波形Aの印加する走査ラインを示した図。

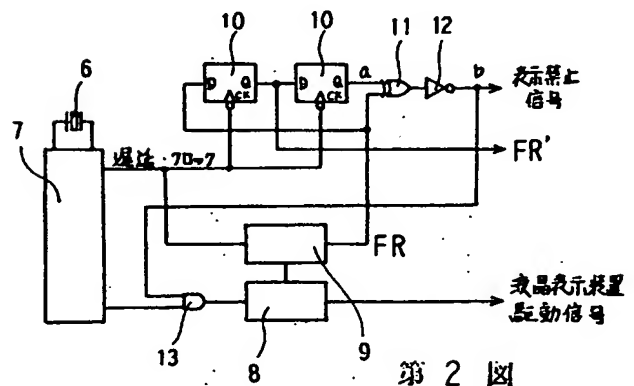
第7図は、従来の駆動波形において、時間の経過とともにコントラストむらの移動する様子を示した図。

以上

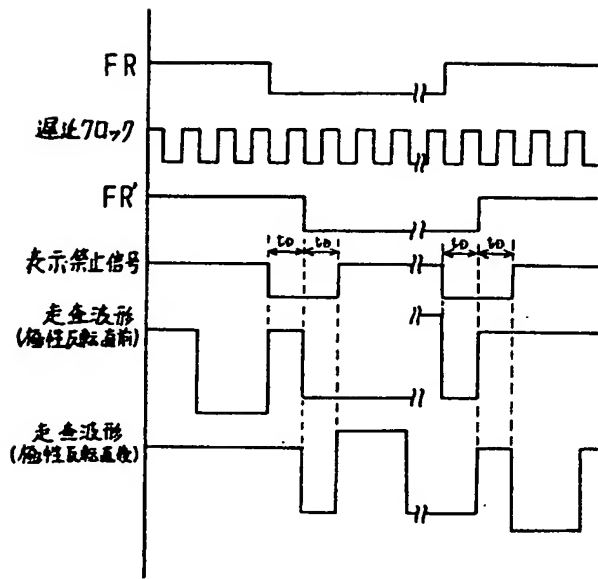
出願人 セイコーエプソン株式会社



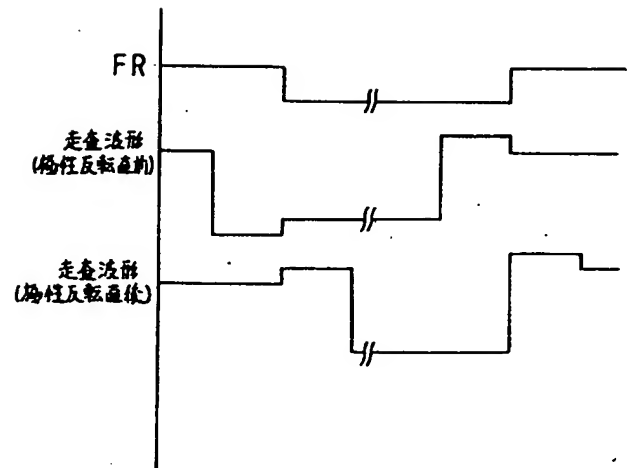
第1図



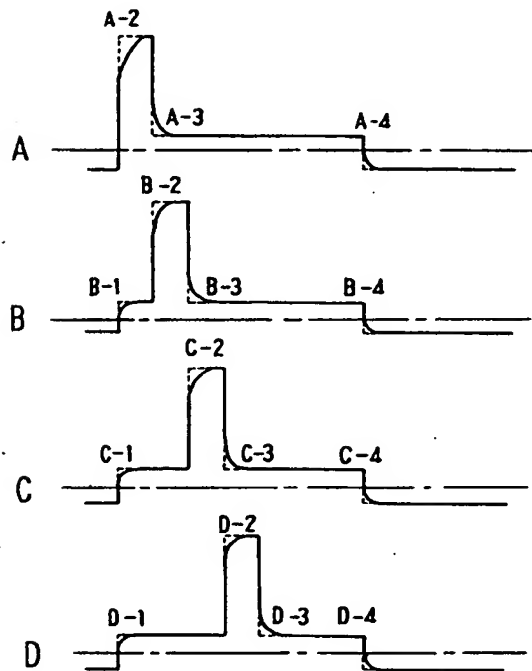
第2図



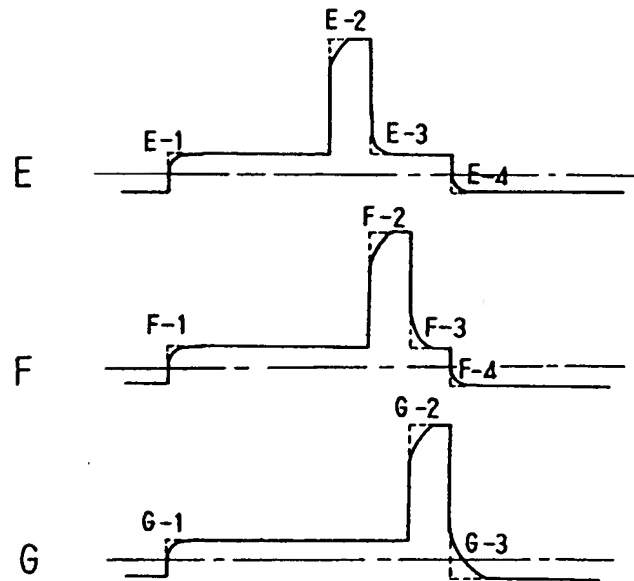
第 3 図



第 4 図



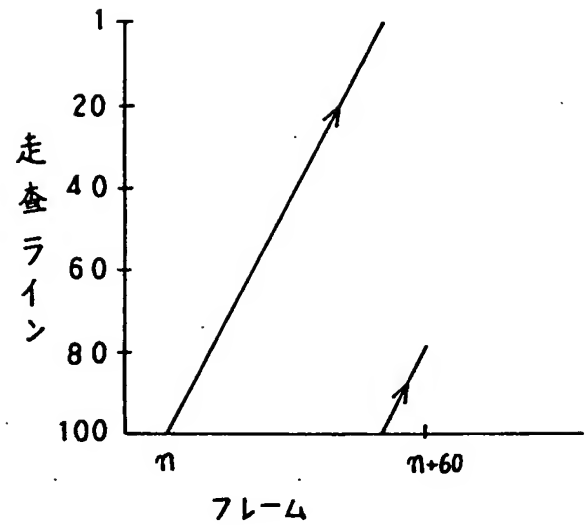
第 5 図 (a)



第 5 図 (b)

走査ライン	面(7-4)	n	$n+1$	$n+2$	$n+3$...	$n+64$	$n+65$
1		(A)						
2					(A)		(A)	
3								
4				(A)				
5								
6			(A)					
7								(A)
8		(A)						
9					(A)		(A)	
...								
97			(A)					
98								(A)
99		(A)						
100					(A)		(A)	

第 6 図



第 7 図